

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03181165 A**

(43) Date of publication of application: **07.08.91**

(51) Int. Cl. **H01L 27/04**  
**// H01P 5/02**

(21) Application number: **01322215**

(71) Applicant: **SHARP CORP**

(22) Date of filing: **11.12.89**

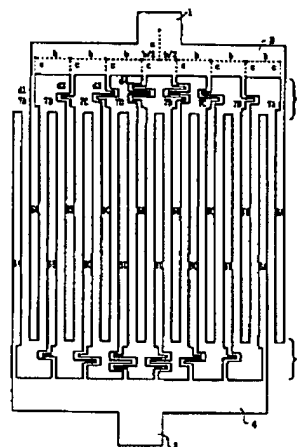
(72) Inventor: **HASEGAWA TAKAO**

(54) **INTERDIGITAL CAPACITOR**

(57) Abstract:

PURPOSE: To improve RF characteristics by providing an input lead for connecting, at an equal distance, an input power supply end to an input finger and an output lead for connecting, at an equal distance, an output power supply end to an output finger.

CONSTITUTION: Signal propagation distances L1, L2, L3, L4 from an input power supply end 1 to input fingers 5A, 5B, 5C, 5D are so set as to become  $L1 = a + (7/2) \times b + c + d1$ ,  $L2 = a + (5/2) \times b + c + d2$ ,  $L3 = a + (3/2) \times b + c + d3$ ,  $L4 = a + (1/2) \times b + c + d4$ ,  $d2 = b + d1$ ,  $d3 = 2b + d1$ ,  $d4 = 3b + d1$ , and the distances L1, L2, L3, L4 are equalized. An output lead 8 is similarly set. Thus, a distance from the end 1 to an output power supply end 2 becomes constant, and a phase difference due to the fingers does not occur. Thus, RF characteristics can be improved.



COPYRIGHT: (C)1991,JPO&Japio

## ⑫ 公開特許公報(A) 平3-181165

⑤Int.Cl.<sup>5</sup> 識別記号 庁内整理番号 ⑬公開 平成3年(1991)8月7日  
H 01 L 27/04 C 7514-5F  
// H 01 P 5/02 Z 8626-5J

審査請求 未請求 請求項の数 1 (全3頁)

⑭発明の名称 インターデジタルキャパシタ

⑮特 願 平1-322215

⑯出 願 平1(1989)12月11日

⑰発明者 長谷川 隆生 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑱出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑲代 理 人 弁理士 佐野 静夫

## 明 細 書

## 1. 発明の名称

インターデジタルキャパシタ

## 2. 特許請求の範囲

(1) 信号入力給電端および信号出力給電端と、平面上に交互に並列に配設された複数の入力フィンガおよび出力フィンガとを備えるインターデジタルキャパシタにおいて、入力給電端と各入力フィンガとの間を等距離で接続する入力導線および出力給電端と各出力フィンガとの間を等距離で接続する出力導線を設けたことを特徴とするマイクロ波集積回路用インターデジタルキャパシタ。

## 3. 発明の詳細な説明

産業上の利用分野

本発明は、マイクロ波集積回路に用いられるインターデジタルキャパシタに関する。

従来の技術

第2図に、従来用いられているインターデジタルキャパシタの平面図を示す。第2図において、1は入力給電端、2は出力給電端、3は入力導入電極、4は出力導入電極、5A, 5B, 5C, 5Dは入力フィンガ、6A, 6B, 6C, 6Dは出力フィンガである。入力側、出力側とも、各フィンガ5A~5D, 6A~6Dは導入電極3, 4に同一形状で接続されている。

発明が解決しようとする課題

第2図に示す従来の電極形状では、入力給電端1に供給された信号は入力給電端1に最も近い中央部の入力フィンガ5Dに最も早く到達し、それから徐々に外側のフィンガ5C, 5B, 5Aへと到達して行く。すなわち、各フィンガへの到達時間に少しづつ遅延が生じる。同様に出力側においても、出力給電端2に最も近い中央部の出力フィンガ6Dからの信号が最も早く出力給電端2に到達し、その後徐々にその外側のフィンガ6C, 6B, 6Aからの信号が少しづつ遅延時間を伴って到達して来る。このため、各フィンガを通過した信号間に位相差が生じ、その結果、本インターデジタルキャパシタを用い

る成のマイクロ波集積回路のRF特性が劣化するという問題が生じていた。

本発明は係る点に鑑みて成されたもので、フィンガ間の伝搬位相差を防止し、RF特性の良好なインターデジタルキャパシタを提供することを目的とする。

#### 課題を解決するための手段

上記目的を達成するため、本発明に係るマイクロ波集積回路用インターデジタルキャパシタは、信号入力給電端および信号出力給電端と、平面上に交互に並列に配設された複数の入力フィンガおよび出力フィンガとを備えるインターデジタルキャパシタにおいて、入力給電端と各入力フィンガとの間を等距離で接続する入力導線および出力給電端と各出力フィンガとの間を等距離で接続する出力導線を設けたことを特徴とする。

#### 作用

このインターデジタルキャパシタに入力する信号は入力給電端から入り、入力導線、入力フィンガと伝搬して、そこでこの入力フィンガと交互に

のように定める。入力給電端1から入力導入電極3までの距離をa、各入力フィンガ間の配列ピッチをb、そして、入力給電端1から各入力フィンガ5A, 5B, 5C, 5Dまでの距離をL1, L2, L3, L4とすると、

$$L1 = a + (7/2) \cdot b + c + d1$$

$$L2 = a + (5/2) \cdot b + c + d2$$

$$L3 = a + (3/2) \cdot b + c + d3$$

$$L4 = a + (1/2) \cdot b + c + d4$$

となる。従って、d1, d2, d3, d4を

$$d2 = b + d1$$

$$d3 = 2 \cdot b + d1$$

$$d4 = 3 \cdot b + d1$$

となるように設定することにより、入力給電端1から各入力フィンガ5A, 5B, 5C, 5Dまでの信号伝搬距離L1, L2, L3, L4を等しくすることができる。出力導線8についても同様である(入力導線と出力導線とは、必ずしも同じ長さにする必要はない)。これにより、入力給電端1から出力給電端2までの間、信号がどのフィンガを通過すると、その距離は一定となり、フィンガによる位相差が生じない。

配置された出力フィンガに伝搬される。そして、この出力フィンガから出力導線、出力給電端という経路で出力される。このとき、入力給電端と各入力フィンガとを接続する各入力導線は、それらの間の伝搬距離が等しくなるように設けられているため、入力信号が各フィンガへ到達する際に、同じ時間で到達する。また、出力フィンガから出力給電端への伝搬についても、それらの間の距離が等しくなるように出力導線が設けられているため、信号の位相差が生じない。

#### 実施例

第1図は本発明の一実施例を示すインターデジタルキャパシタの平面図である。第1図において第2図と等価な構成部分には同一の参照番号を付して示す。本実施例では、入力導入電極3と各入力フィンガ5A, 5B, 5C, 5Dとを、フィンガの位置により長さを変えた入力導線7A, 7B, 7C, 7Dで接続している。出力側においても、同様の出力導線8で接続している。

これら入力導線7の各々の長さd1, d2, d3, d4は次

上記実施例では、フィンガの数が8本の場合について示したが、もちろんそれ以上あるいはそれ以下の数であっても同様に導線7, 8の長さを設定することができる。また、各導線7, 8の形状も第1図に示したものに限られない。

#### 発明の効果

以上説明した通り、本発明に係るインターデジタルキャパシタでは、信号が入力給電端から出力給電端を通過する間、各フィンガにおいて伝搬距離の差に起因する位相差が生じないため、RF特性の向上が可能となる。

#### 4. 図面の簡単な説明

第1図は本発明に係るインターデジタルキャパシタの一例の平面図であり、第2図は従来のインターデジタルキャパシタの平面図である。

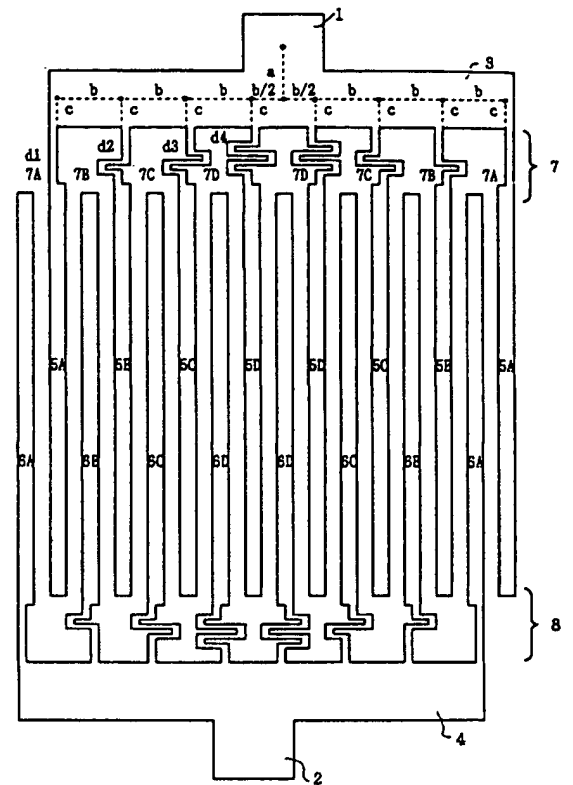
- |                         |            |
|-------------------------|------------|
| 1 … 入力給電端               | 2 … 出力給電端  |
| 3 … 入力導入電極              | 4 … 出力導入電極 |
| 5A, 5B, 5C, 5D … 入力フィンガ |            |

6A, 6B, 6C, 6D…出力フィンガ

7A, 7B, 7C, 7D…入力導線 8 …出力導線

出 願 人  
シャープ株式会社  
代 理 人  
佐 野 静 夫

第1図



第2図

